

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-203403

(43)Date of publication of application : 22.07.1994

(51)Int.Cl.

G11B 7/125  
H01L 23/02  
H01L 33/00  
H01S 3/18

(21)Application number : 05-264575

(71)Applicant :

MATSUSHITA ELECTRON CORP

(22)Date of filing : 22.10.1993

(72)Inventor :

NAKANISHI HIDEYUKI

UENO AKIRA

NAGAI HIDEO

YOSHIKAWA AKIO

(30)Priority

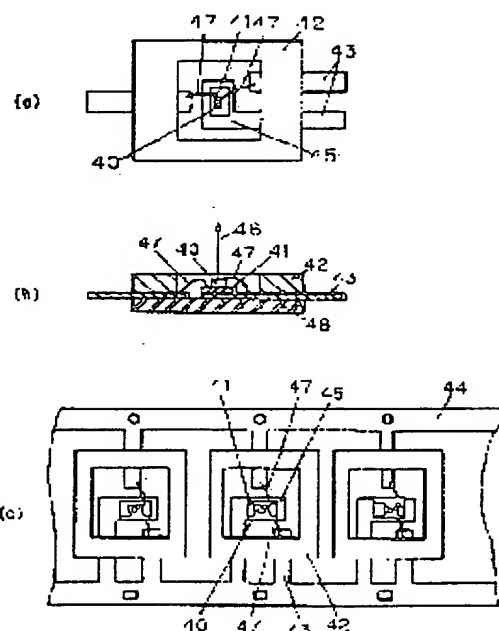
Priority number : 04284154 Priority date : 22.10.1992 Priority country : JP

## (54) SEMICONDUCTOR LASER DEVICE AND OPTICAL PICKUP DEVICE

(57)Abstract:

PURPOSE: To unnecessitate a resin mold, to remove the inconvenience caused by the resin mold, to prevent the deterioration of the optical characteristic of a semiconductor laser and to improve mass productivity by surrounding a chip mounting part connecting an external lead and an electrode with the frame of an insulating material.

CONSTITUTION: A semiconductor laser chip 40 is arranged on a silicon plate 41 for a heat sink arranged in the middle of a chip mounting part 45. The electrode of the chip 40 and an external lead 43 are connected by a metallic thin wire 47 and surrounded by an insulating frame 42. A lead frame is used in the manufacturing process and plural semiconductor laser devices are treated in a batch. In such constitution, all directions except the passing direction of an outgoing laser beam 46 from the chip 40 are protected by means of the frame 42 and a protector 48 and the external lead is fixed. Consequently, the deterioration of an optical output characteristic caused by the resin mold and the degradation of the chip due to stress are eliminated and an inexpensive and highly reliable semiconductor laser device easy to handle and capable of reducing the man-hour is obtained.



## LEGAL STATUS

[Date of request for examination] 08.10.1998

[Date of sending the examiner's decision of rejection] 23.01.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-203403

(43)公開日 平成6年(1994)7月22日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	FI	技術表示箇所
G11B 7/125	A	7247-5D		
H01L 23/02	F			
		33/00		
H01S 3/18	N	7376-4M		

審査請求 未請求 請求項の数15 (全14頁)

(21)出願番号 特願平5-264575

(22)出願日 平成5年(1993)10月22日

(31)優先権主張番号 特願平4-284154

(32)優先日 平4(1992)10月22日

(33)優先権主張国 日本(JP)

(71)出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72)発明者 中西 秀行

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72)発明者 上野 明

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72)発明者 永井 秀男

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(74)代理人 弁理士 小鍛冶 明 (外2名)

最終頁に続く

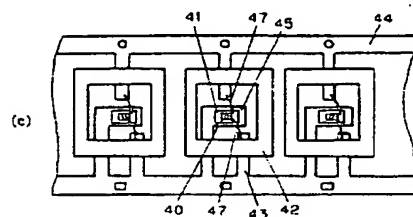
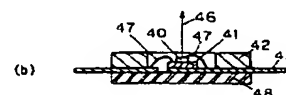
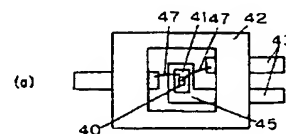
(54)【発明の名称】 半導体レーザ装置および光ピックアップ装置

(57)【要約】

【目的】 光ピックアップ装置などに用いる半導体レーザ装置の光特性の劣化を無くすとともに量産性を向上させる。

【構成】 チップ搭載部45に半導体レーザチップ40が実装されており、チップ搭載部45を囲んで設けられた外部リード43の上の接続点と半導体レーザチップ40の電極とが接続されており、かつチップ搭載部45および外部リード43の上の接続点を囲んで絶縁材料からなる枠体42が設けられている。

40 半導体レーザチップ  
42 枠体  
43 外部リード  
45 チップ搭載部



## 【特許請求の範囲】

【請求項1】 チップ搭載部に半導体レーザチップが実装されており、前記チップ搭載部を囲んで設けられた外部リード上の接続点と前記半導体レーザチップの電極とが接続されており、かつ前記チップ搭載部および前記外部リード上の接続点を囲んで絶縁材料からなる枠体が設けられている半導体レーザ装置。

【請求項2】 半導体レーザチップがヒートシンク用基板を介してチップ搭載部に実装されている請求項1記載の半導体レーザ装置。

【請求項3】 ヒートシンク用基板が半導体基板である請求項2記載の半導体レーザ装置。

【請求項4】 外部から入射してくる光を検出する光検出回路、半導体レーザチップの前方または後方から出射される光を検出するレーザ光検出回路、前記レーザ光検出回路からの信号電流を電圧変換する電流-電圧変換回路、前記電流-電圧変換回路からの信号を増幅する増幅回路、前記増幅回路からの信号を演算する演算回路、前記演算回路からの信号をデジタル-アナログ変換するD/A変換回路および半導体レーザを駆動する駆動回路のうちの一つ以上の回路が形成されている半導体基板上に前記半導体レーザチップが搭載されており、前記半導体基板がチップ搭載部に実装されている半導体レーザ装置。

【請求項5】 外部から入射してくる光を検出する光検出回路、半導体レーザチップの前方または後方から出射される光を検出するレーザ光検出回路、前記レーザ光検出回路からの信号電流を電圧変換する電流-電圧変換回路、前記電流-電圧変換回路からの信号を増幅する増幅回路、前記増幅回路からの信号を演算する演算回路、前記演算回路からの信号をデジタル-アナログ変換するD/A変換回路および半導体レーザを駆動する駆動回路のうちの一つ以上の回路と前記半導体レーザとが同一半導体基板上に形成されており、前記半導体基板がチップ搭載部に実装されている半導体レーザ装置。

【請求項6】 半導体基板の一部に半導体レーザチップから出射されるレーザ出射光を直角方向に反射する反射鏡を設けた請求項3～5のいずれか1項に記載の半導体レーザ装置。

【請求項7】 半導体レーザチップが第1の半導体基板の上に搭載されており、外部から入射してくる光を検出する光検出回路、前記半導体レーザチップの前方または後方から出射される光を検出するレーザ光検出回路、前記レーザ光検出回路からの信号電流を電圧変換する電流-電圧変換回路、前記電流-電圧変換回路からの信号を増幅する増幅回路、増幅回路からの信号を演算する演算回路、前記演算回路からの信号をデジタル-アナログ変換するD/A変換回路および半導体レーザを駆動する駆動回路のうちの一つ以上の回路が第2の半導体基板に形成されており、前記第1および第2の半導体基板がチップ搭載部に実装されている半導体レーザ装置。

【請求項8】 第1の半導体基板の一部に半導体レーザチップから出射されるレーザ出射光を直角方向に反射する反射鏡を設けた請求項7記載の半導体レーザ装置。

【請求項9】 半導体レーザから出射するレーザ光を透過する材料からなる窓部材を枠体上に配置した請求項1～8のいずれか1項に記載の半導体レーザ装置。

【請求項10】 窓部材が光を波面変換する光学部材からなる請求項9記載の半導体レーザ装置。

【請求項11】 チップ搭載部から延びる通常の外部リードより幅の広い放熱用リードまたはチップ搭載部の裏面に接触する放熱板を有する請求項1～10のいずれか1項に記載の半導体レーザ装置。

【請求項12】 チップ搭載部および外部リード上の接続点を囲んで設けられている絶縁材料からなる枠体の外周形状の一部または全体が円筒形状または円筒形状の一部となることを特徴とする請求項1～11のいずれか1項に記載の半導体レーザ装置。

【請求項13】 チップ搭載部および外部リード上の接続点を囲んで設けられている絶縁材料からなる枠体の一部に位置規正用の凸部または凹部を有することを特徴とする請求項1～12のいずれか1項に記載の半導体レーザ装置。

【請求項14】 チップ搭載部に半導体レーザチップが実装されており、前記チップ搭載部を囲んで絶縁材料からなる枠体が設けられており、前記枠体に電極ボタンによる接続点が形成されており、前記枠体上の接続点と前記半導体レーザチップの電極とが接続されており、かつ前記枠体上の電極ボタンと外部リード上の接続点とが接続されていることを特徴とする請求項1～13のいずれか1項に記載の半導体レーザ装置。

【請求項15】 請求項1～15のいずれか1項に記載の半導体レーザ装置と前記半導体レーザ装置から出射される光ビームを光学式情報記録媒体上に集光する集光手段とを備えた光ピックアップ装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、光情報処理、光計測および光通信等の分野に利用される半導体レーザ装置および光ピックアップ装置に関する。

【0002】

【従来の技術】以下に従来の半導体レーザ装置について説明する。

【0003】図15は従来の半導体レーザ装置の分解斜視図である。図15において、1は半導体レーザチップ、2はヒートシンク、3はレーザ出力光をモニタする受光素子、4はステム、5はキャップ、6はキャップ5に設けられた窓、7は電極端子、8は絶縁部材、9はチップ搭載部である。図15に示すように、金属製のステム4には絶縁部材8により絶縁された電極端子7とチップ搭載部9が取り付けられている。ステム4の上のチップ

ブ搭載部9には半導体レーザチップ1がヒートシンク2を介して実装されており、またステム4の上にはレーザ出力光をモニタする受光素子3が実装されている。窓6を設けた金属製のキャップ5がステム4に取り付けられて半導体レーザ装置となる。

【0004】このような構造の半導体レーザ装置では、収納容器が高くなる上に製造工程が量産に向かないという問題があり、この点を解決するためにリードフレームを用いた構造が開発されている。

【0005】図16は半導体素子の組立に使用するリードフレームの平面図である。図16において、10はフレーム、11はチップ搭載部、12は外部リードである。このようなリードフレームを使用して組立し、透明樹脂で封止した従来の半導体レーザ装置を図17に示した。チップ搭載部11の上に半導体レーザチップ14をヒートシンク13を介して搭載し、半導体レーザチップ14の電極と外部リード12とを金属細線15で接続し、透明樹脂16で全体を封止している（特開平3-34387号公報参照）。

【0006】なお、リードフレームに代えて金属製のステムを使用して半導体レーザチップを組立て、ステムの上部分を透明樹脂で封止した半導体レーザ装置も開発されている。

【0007】図18は同半導体レーザ装置の断面図であり、図15のステム4の上に組み立てられた後樹脂封止された半導体レーザ装置をステム4の面に平行に切断した部分を示している。すなわち、半導体レーザチップ14はヒートシンク13を介してチップ搭載部11に取り付けられており、半導体レーザチップ14の電極と電極端子12とを金属細線15で接続したものを透明樹脂16で円柱状に封止している（特開平2-209786号公報参照）。なお、17は半導体レーザチップ14を保護するためのシリコン樹脂である。

【0008】次に、上記の半導体レーザ装置を用いた従来の光ピックアップ装置について説明する。

【0009】図19は従来の光ピックアップ装置の概略構成図である。図19において、21は光ディスク、22は対物レンズ、23は対物レンズ22を動かすアクチュエータ、24は反射鏡、25はビームスプリッタ、26は3ビーム発生グレーティング、27は半導体レーザ装置、28は受光素子、29はレーザ出射光、30は光ディスク21により変調され反射されて戻ってきた信号光である。図19に示すように、従来の光ピックアップ装置では半導体レーザ27、3ビーム発生用グレーティング26、ビームスプリッタ25、受光素子28、反射鏡24および対物レンズ22がそれぞれ個別の部品で構成されている。

【0010】

【発明が解決しようとする課題】しかしながら、上述の従来の構成において、金属製のステムに半導体レーザチ

ップを組み立てた構造では、1個ずつ独立しているために量産時の組立工程においてステムの取扱いがむずかしく、工数がかかる上に金属製のステム自体の価格が高いために製造コストが非常に高くなってしまおうという課題を有していた。

【0011】また、リードフレームを用いて10個〜20個の半導体レーザチップを一度に封止した後個々の半導体レーザ装置に切り分ける構造では、封止に透明樹脂を用いるために半導体レーザチップに透明樹脂が直接接

触しており、その量産性は向上するものの新たに次のような課題が発生する。

【0012】まず第1に、半導体レーザチップの発光点

では直径約10 $\mu$ m以内の範囲に数mW以上の光出力が閉じ込められているが、その熱や光密度の高さのために透明樹脂自体が劣化し、黄変したり熱変形を起こしたりして、光出射特性を劣化させてしまう。

【0013】第2に、透明樹脂自体を成形するときに、通常、高温状態で樹脂を流し込み、熱硬化または自然硬化させるのであるが、そのときに樹脂自体に応力が発生し、半導体レーザチップを劣化させたり、極端な場合には半導体レーザチップにクラックが入ったりする。これを解決するために、半導体レーザチップの周辺を耐熱性で弾力性のある樹脂（たとえばシリコン樹脂）で被覆した上でモールドするような技術も提案されている。しかしながら、このような構造ではシリコン樹脂と封止用の透明樹脂との界面がきれいな平面にならず、半導体レーザからのレーザ出射光の波面が乱れてしまうという問題があり、また、半導体レーザチップ自体に加わる応力が減少してクラックが入ることはなくなるものの、引

っぱり応力が加わった場合にはすぐに剥離してしまうので、この剥離部分が半導体レーザの発光点に発生した場合に光出射特性を乱してしまう。さらに、封止用の樹脂が耐熱性樹脂であっても、ガラス転移点はたかたか200℃程度であり、完全に熱や光密度による光学特性劣化の問題を解決しているとはいえない。

【0014】本発明は、上記の従来の課題を解決するもので、長期信頼性に優れ、量産性の高い構造の半導体レーザ装置および光ピックアップ装置を提供することを目的とする。

【0015】

【課題を解決するための手段】この目的を達成するために、本発明の半導体レーザ装置は、チップ搭載部に半導体レーザチップを実装し、このチップ搭載部を囲んで設けた外部リード上の接続点と半導体レーザチップの電極とを接続し、かつチップ搭載部および外部リード上の接続点を囲んで絶縁材料からなる枠体を設けた構成を有している。

【0016】また本発明の光ピックアップ装置は、上記の半導体レーザ装置と半導体レーザ装置から出射される光ビームを光学式情報記録媒体上に集光する集光手段と

を備えた構成を有している。

【0017】

【作用】上述の構成により、(1)樹脂モールドすることなくリードフレームに実装した半導体レーザチップを保護することができ、(2)樹脂モールドすることなく枠体によってリードフレームの各リードが固定されており、(3)樹脂モールドしないので、樹脂モールドに起因する問題(たとえば、樹脂の黄変による半導体レーザの光出力特性劣化や応力による半導体レーザチップの劣化の等)がない。

【0018】したがって、製造工程において取扱いが容易で工数がかからず、パッケージングに必要な材料コストも安くなり、安価で信頼性の高い半導体レーザ装置を得ることができる。

【0019】

【実施例】以下本発明の一実施例における半導体レーザ装置について、図面を参照しながら説明する。

【0020】〔実施例1〕図1(a)は本発明の第1の実施例における半導体レーザ装置の上面図、図1(b)は同半導体レーザ装置の断面図、図1(c)は組立工程における同半導体レーザ装置の上面図である。これらの図において、40は面発光型の半導体レーザチップ、41はヒートシンク用シリコン基板、42は樹脂製の枠体、43は外部リード、44はリードフレーム、45はリードフレーム44のチップ搭載部、46は半導体レーザチップ40からのレーザ出射光、47は金属細線、48は保護板である。なお、本実施例では半導体レーザチップ40として面発光型のものを用いているが、レーザ出射光46が図面上方に射出される構造であれば、特に面発光型の半導体レーザに限定されるものではない。

【0021】図1(a)に示すように、本実施例の半導体レーザ装置では、半導体レーザチップ40はヒートシンク用シリコン基板41の上に配置され、ヒートシンク用シリコン基板41はチップ搭載部45の中央部に配置されている。半導体レーザチップ40の電極と外部リード43とは金属細線47で接続されており、半導体レーザチップ40および外部リード43の一部は枠体42で囲まれている。枠体42の高さは、図1(b)に示すように、金属細線47のループの最大点より高くなるように設計されている。またチップ搭載部45と外部リード43の下部には保護板48が取り付けられている。図1(c)に示すように、製造工程においてはリードフレーム44が用いられ、複数個の半導体レーザ装置を一括して扱うことができる。

【0022】以上のように構成された半導体レーザ装置では、半導体レーザチップ40からのレーザ出射光46が通過する方向を除く他の方向はすべて枠体42と保護板48で保護されるため、保護パッケージとしての機能を十分に果たしており、しかも、外部リード43は枠体42と保護板48により固定されているため、リードフ

ーム44から個々の半導体レーザ装置を切り出した後も、外部リード43が外れることがない。

【0023】また、本実施例の構造では、図17、18に示す従来例のように、レーザ出射光46が透明樹脂中を通過することがないため、透明樹脂の黄変劣化等によるレーザ出射光46の特性変化が生じることがない。しかも、半導体レーザチップ40が直接封止樹脂と接することがないため、応力による半導体レーザチップ40の劣化の問題も発生しない。

10 【0024】なお、本実施例においては、枠体42の材料として樹脂を用いているが、外部リード43間の絶縁が確保できる材料であれば、セラミック材料、ガラス材料等の材料でもよく、セラミック材料であればさらに強度が向上する。

【0025】以上説明した本実施例の半導体レーザ装置にレーザ出射光を透過する光学平板49を取り付けた状態を図2に示す。図2に示すように、レーザ出射光46が通過する方向の面にレーザ出射光46を透過するガラスや樹脂等からなる光学平板49を配置し、外部リード43の裏面側に保護板48を配置することにより、半導体レーザチップ40は完全に保護され、耐湿性等の耐環境性が向上する。

【0026】次に半導体レーザチップ40を取り付けたヒートシンク用シリコン基板41にデバイス、信号処理回路等を形成した例について説明する。

【0027】図3(a)はヒートシンク用シリコン基板にモニタ用受光素子が形成された半導体レーザ装置の断面図、図3(b)はヒートシンク用シリコン基板に信号処理回路が形成された半導体レーザ装置の断面図である。

30 【0028】図3(a)に示す半導体レーザ装置では、ヒートシンク用シリコン基板41に半導体レーザチップ40の後方から射出されるレーザ出射光を受光するモニタ用受光素子50が形成されている。また、図3(b)に示す半導体レーザ装置では、ヒートシンク用シリコン基板41に、モニタ用受光素子50以外に外部からの信号光53を受光する光検出回路51と、この光検出回路51からの信号を処理する信号処理回路52とが形成されている。なお、信号処理回路としては、光検出回路からの信号電流を電圧変換する電流-電圧変換回路、電流-電圧変換回路からの信号を増幅する増幅回路、増幅回路からの信号を演算する演算回路、演算回路からの信号をデジタル-アナログ変換するDA変換回路、および半導体レーザを駆動する駆動回路等がある。なお、これら信号処理回路の一部をヒートシンク用シリコン基板41の上に形成し、残りの信号処理回路を他のシリコン基板に形成してもよいし、全ての回路をヒートシンク用シリコン基板41の上に形成してもよい。

40 【0029】このようにヒートシンク用シリコン基板41に多くの回路を形成すればするほど電極端子数が増加

(5)

7

するため、図15に示す従来の半導体レーザ装置では、外部へ電極端子を取り出すことは困難であった。すなわち、図15に示すように電極端子7は絶縁材料8を介してステム4に固定されているため、電極端子7を短いピッチで多く配置することがむずかしく、パッケージの小型化が困難であった。たとえば、現在の9mm径の半導体レーザ装置用のステム4では絶縁材料8が約1mm径を占めるため、少なくとも2mm間隔の電極配置しか実現できず、逆に20本の電極端子を必要とする場合には、ステム4の径は13~15mmになる。一方、本実施例では、リードフレーム技術がそのまま使えるため、0.3~0.4mm間隔で外部リード43を配置でき、四角形のパッケージの対向する二方向から電極端子を取り出すとすると、4~5mm角のパッケージが可能であり、非常に小型化できる。さらに、図15に示す従来のパッケージでは、電極端子7の引き出し方向がステム4の面に垂直であり三次元的に大きな容積を占めていたのに対して、本実施例の半導体レーザ装置では外部リード43の引き出し方向を含めて全てが平面的に構成されており、パッケージの薄型化という点でも効果がある。

【0030】なお、本実施例ではヒートシンクとしてシリコン基板41を用いているが、チップ搭載部45および外部リード43を通して放熱が十分行われ、信号処理回路を他のシリコン基板に形成するのであれば、半導体レーザチップ40を直接チップ搭載部45に実装してもよい。

【0031】また、モニタ用受光素子50および信号処理回路52も、ヒートシンク用シリコン基板41とは別のシリコン基板に形成してもよい。

【0032】〔実施例2〕次に本発明の第2の実施例における半導体レーザ装置について、図4の断面図を参照しながら説明する。図において、40は半導体レーザチップ、41はヒートシンク用シリコン基板、42は枠体、43は外部リード、46はレーザ出射光、48は保護板、51は光検出回路、53は入射する信号光、54はホログラム光学素子、55はビームスプリット用ホログラムパターン、56は3ビーム発生用グレーティングパターン、57は回折光である。

【0033】このように出射するレーザ出射光46および入射する信号光53をホログラム光学素子54で制御することにより、光ピックアップ装置に用いて優れた性能を発揮する半導体レーザ装置を実現できる。

【0034】次に、本実施例の半導体レーザ装置を光ピックアップ装置に適用した例について、図5を参照しながら説明する。図において、58は図4に示す半導体レーザ装置であり、図19に示す従来の光ピックアップ装置と同じ構成要素には同じ符号を付した。

【0035】本実施例の光ピックアップ装置が図19に示す従来例と異なる点は、図19に示すビームスプリッタ25、3ビーム発生用グレーティング26、半導体

レーザ装置27、および受光素子28が半導体レーザ装置58に集積化されている点である。このようにして光ピックアップ装置の光学部品点数を、半導体レーザ装置58、反射鏡24、および対物レンズ22の三点に削減でき、ピックアップの小型・薄型化が容易に実現できる。しかも、各光学部品間の位置合わせがすでに半導体レーザ装置58でなされているため、半導体レーザ装置58を光ピックアップ装置に組み込む際の精度許容範囲が大幅に緩和されるだけでなく、組立工数が減り、低コスト化も実現できる。なお、従来の構造では、各光学部品の組み込みに対して厳しい精度が要求されており、そのために調整工程において工数がかかる上に、光ピックアップ装置全体の小型化が妨げられていた。

【0036】次に、本実施例の半導体レーザ装置を光磁気ディスク用の光ピックアップ装置に適用した例について、図6を参照しながら説明する。図において、58は図4に示す半導体レーザ装置、59は偏光ビームスプリッタ、60はウオラストンプリズムや回折素子等を用いた偏光分離手段、61は受光素子であり、図19に示す従来の光ピックアップ装置と同じ構成要素には同じ符号を付した。

【0037】以上のように構成された光ピックアップ装置においては、フォーカスサーボ、トラッキングサーボを光ビームの偏光方向によらず半導体レーザ装置58で検出し、偏光方向の検出を偏光分離手段60と受光素子61により行っている。

【0038】本実施例の光ピックアップ装置においては、半導体レーザ装置58に集積される光学素子としてホログラム光学素子を用いたが、偏光ビームスプリッタ59や偏光分離手段60等を半導体レーザ装置58に集積することにより、さらに機能の優れた光ピックアップ装置を実現できる。

【0039】なお、図4に示す半導体レーザ装置の枠体42の高さを精度よく作製することにより、他の光学部品を枠体42の上に置くだけで高さ方向の精度を出すことができるので、光ピックアップ装置の組立やその調整がきわめて容易となる。また、枠体42の形状および精度は使用する金型および樹脂材料で決まるが、金型設計の自由度が高いため、半導体レーザ装置を実装する相手

部材により形状を最適化することは容易である。

【0040】〔実施例3〕次に、本発明の第3の実施例における半導体レーザ装置について、図7を参照しながら説明する。図の(a)は第3の実施例の上面図、(b)はその断面図、(c)は組立工程における上面図である。これらの図において、42は枠体、43は外部リード、44はフレーム、45はチップ搭載部、48は保護板、62は端面発光型の半導体レーザチップ、63は45°反射鏡付きのヒートシンク用シリコン基板である。

【0041】このようなヒートシンク用シリコン基板6

3は、次のようにして作製される。まず、主面が(100)面であるシリコン基板の主面を選択的に異方性エッチングし、斜面が(111)面のV状溝を形成する。この斜面は主面に対して45°の角度をなすので、V状溝の一方の側をエッチして半導体レーザチップ40を取り付ける平坦部を形成することにより、45°反射鏡付きのヒートシンク用シリコン基板63が得られる(特開平4-196189号公報参照)。

【0042】これらの図に示すように、チップ搭載部45にヒートシンク用シリコン基板63が搭載されており、その上に半導体レーザチップ62が搭載されている。この半導体レーザチップ62は、端面発光型であるため、レーザ光が射出する端面を45°反射鏡の方へ向けて実装する。このような構造にすることにより、レーザ射出光46の通過する方向を除く他の方向がすべて外枠42および保護板48で保護されるため、保護パッケージとしての機能は十分に果たしており、しかも外部リード43は枠体42および保護板48により固定されているため、リードフレーム44から個々の半導体レーザ装置を切り出した後も外れることなく、パッケージとして安定である。

【0043】また、図18に示す従来例では、レーザ射出光46が透明樹脂16を通過することによる透明樹脂16の黄変劣化等でレーザ射出光の特性が変化するという問題があったが、本実施例の構造ではこのような問題も解決できる。さらに、半導体レーザチップ40が直接封止樹脂と接することがないため、応力による半導体レーザチップ40自体の劣化の問題もなくすることができ

る。

【0044】なお、本実施例においては、枠体42の材料として樹脂を用いているが、外部リード43間の絶縁が確保できる材料であれば、たとえばガラス材料やセラミック材料等でもよく、セラミック材料であればさらに強度を向上できる。

【0045】図8は本実施例の半導体レーザ装置の上に光学平板49を取り付けた例を示している。図8に示すように、レーザ射出光46が通過する方向の面にレーザ射出光46を透過するガラスや樹脂等からなる光学平板49を配置することにより、この方向も保護されることになり、耐環境特性が向上する。

【0046】図9(a)、(b)は信号処理回路等を形成したヒートシンク用シリコン基板を用いた半導体レーザ装置の断面図である。これらの図において、42は枠体、43は外部リード、46はレーザ射出光、48は保護板、53は信号光、62は半導体レーザチップ、64はヒートシンク用シリコン基板、65は半導体レーザチップ62の後方から射出されるレーザ光を検出するモニタ用受光素子、66はヒートシンク用シリコン基板、67は信号処理回路である。

【0047】図9(a)は45°反射鏡付きのヒートシ

ンク用シリコン基板64に半導体レーザチップ62の後方から射出されるレーザ光を受光するモニタ用受光素子65が形成されている例を示している。また、図9

(b)はヒートシンク用シリコン基板66にモニタ用受光素子65および信号処理回路67が形成されている例を示している。

【0048】なお図9(a)、(b)に示す例では、ヒートシンク用シリコン基板64、66に多くの信号処理回路を形成すればするほど外部リード43の数が増大し、図15に示す従来例の構造では処理できない。すなわち、現在の9mm径の半導体レーザ装置用のステム4では、絶縁材料8が約1mm径を占めるため、少なくとも2mm間隔の電極配置しか実現できず、逆に20本の電極端子を必要とする場合には、ステム4の径は13~15mmになる。一方、本実施例では、リードフレーム技術がそのまま使えるため、0.3~0.4mm間隔で外部リード43を配置することができ、四角形のパッケージの対向する2方向から外部リード43を取り出すとすると4~5mm角のパッケージでよく、非常に小型化が実現できる。さらに図15に示す従来のパッケージでは、電極端子7の引き出し方向がステム4の面に垂直であり、三次元的に大きな容積を占めていたのに対し、本実施例の半導体レーザ装置では外部リード43の引き出し方向を含めて全てが平面的に構成されており、パッケージの薄型化という点でも効果がある。

【0049】〔実施例4〕次に本発明の第4の実施例における半導体レーザ装置について、図10の断面図を参照しながら説明する。図において、42は枠体、43は外部リード、48は外部リード43の下部に配置された保護板、46はレーザ射出光、53は入射する信号光、54はホログラム光学素子、55はビームスプリット用ホログラムパターン、56は3ビーム発生用グレーティングパターン、57は回折光、62は端面発光型の半導体レーザチップ、66は45°反射鏡付きのヒートシンク用シリコン基板、67はヒートシンク用シリコン基板66に形成された信号処理回路である。

【0050】以上のように構成された半導体レーザ装置においては、レーザ射出光46および信号光53をホログラム光学素子54で制御することにより、優れた性能を発揮する半導体レーザ装置を実現できる。このような半導体レーザ装置を図5または図6に示す光ピックアップ装置における半導体レーザ装置58の代わりに使用して、小型でより機能的に優れた光ピックアップ装置を実現できる。

【0051】〔実施例5〕次に本発明の第5の実施例における半導体レーザ装置について、図11の断面図を参照しながら説明する。図において、42は枠体、43は外部リード、48は外部リード43の下部に配置された保護板、46はレーザ射出光、53は信号光、54はホログラム光学素子、55はビームスプリット用ホログラ



ムパターン、56は3ビーム発生用グレーティングパターン、57は回折光、62は端面発光型の半導体レーザチップ、66は45°反射鏡付きのヒートシンク用シリコン基板、67はヒートシンク用シリコン基板66に形成された光検出回路、68は電流-電圧変換回路を形成したシリコン基板である。すなわち、本実施例は、図10に示す第4の実施例における、ヒートシンク用シリコン基板66に形成されていた信号処理回路67の一部分をなす光検出回路からの電流信号を電圧信号に増幅変換する電流-電圧変換回路を、別のシリコン基板68に形成し、このシリコン基板68とヒートシンク用シリコン基板66とを同一リードフレームに実装したものである。

【0052】図10に示す半導体レーザ装置を光ピックアップ装置に用いる場合、そのアクチュエータ部分の磁気回路から発生する電磁波により、光検出信号に雑音が発生する。したがって、微弱な電流信号を比較的大きな電圧信号に増幅変換することにより、信号のS/N比が向上し、より機能的に優れた光ピックアップ装置を得ることができる。

【0053】なお、本実施例においては、光検出回路はヒートシンク用シリコン基板に、電流-電圧変換回路は別の半導体基板に形成しているが、光検出回路または一切の信号処理回路を、電流-電圧変換回路を形成したシリコン基板68に形成してもよい。このように信号処理回路として電流-電圧変換回路以外に増幅回路、演算回路、DA変換回路、レーザ駆動回路等が形成されていれば、より機能的に優れた光ピックアップ装置を実現できる。

【0054】また、本実施例では、端面発光型の半導体レーザチップ62を反射鏡を備えたヒートシンク用シリコン基板66に実装した例を示したが、直接上方へ光を出射できる面発光型の半導体レーザチップを用いた場合は反射鏡は不要である。

【0055】〔実施例6〕次に本発明の第6の実施例における半導体レーザ装置について、図12を参照しながら説明する。図の(a)は第6の実施例の上面図、

(b)はその一部変形例の上面図である。これらの図において、42は枠体、43は外部リード、45はチップ搭載部、62は面発光型の半導体レーザチップ、66はヒートシンク用シリコン基板、67は信号処理回路、69はチップ搭載部45から延長された放熱板である。

【0056】これらの図に示す実施例は、いずれも、半導体レーザチップ62で発生する熱を逃がす熱伝導経路として放熱板69を設けたものである。

【0057】図12(a)に示す実施例では、放熱板69が外部リード43の引き出し方向に対して直角方向に引き出されており、図12(b)に示す実施例では、放熱板69が外部リード43と同じ方向に引き出されている。

【0058】図13(a)は図12(a)に示す半導体レーザ装置を組み込んだ光ピックアップ装置の概略分解斜視図、図13(b)は図12(b)に示す半導体レーザ装置を組み込んだ光ピックアップ装置の概略分解斜視図である。

【0059】これらの図において、69は放熱板、70は半導体レーザ装置、71は半導体レーザ装置70を取り付ける回路基板、72は光ピックアップ装置のフレーム、73はフレーム72に設けられた窓である。

【0060】光ピックアップ装置の組立は、まず半導体レーザ装置70を回路基板71に取付け、次に半導体レーザ装置70を窓73に一致させて回路基板71をフレーム72に取り付ける。このとき放熱板69は熱容量の大きいフレーム72や図には示していないが他の放熱手段(たとえばベルチエ素子、放熱フィン等)にビス留め、半田付けまたは高熱伝導性接着材により取り付けられ、半導体レーザチップ62からの熱を効率よく逃がす。このように放熱板69を設けることにより半導体レーザチップ62を室温に近い状態に維持できるため、信頼性を大幅に向上できる。

【0061】たとえば、枠体42の絶縁材料として樹脂を用い、放熱板69を設けない場合、熱抵抗は約500℃/Wとなる。すなわち、半導体レーザチップ62の発熱量を0.1Wとすると素子温度が約50℃上昇することになり、室温25℃で動作させた場合、半導体レーザチップ62の接合温度が75℃になることを意味している。半導体レーザチップ62の保証温度が約60~70℃であることを考えると、このパッケージでは実用化できない。

【0062】一方、本実施例に示すように、材料として銅(0.2mm厚)を用い、長さ10mm、幅3mmの放熱板69を構成した場合、熱抵抗は約40℃/Wとなる。この値は、これまで一般に用いられてきた図15に示す5.6mm径の半導体レーザ装置の熱抵抗約60℃/Wよりも優れており、信頼性上非常に優れたパッケージを実現できる。

【0063】〔実施例7〕次に本発明の第7の実施例における半導体レーザ装置について、図14を参照しながら説明する。図の(a)は第7の実施例の断面図、

(b)はその一部変形例の断面図である。これらの図において、42は枠体、43は外部リード、45はチップ搭載部、46はレーザ出射光、48は保護板、62は端面発光型の半導体レーザチップ、66はヒートシンク用シリコン基板、74は放熱板、75は放熱フィンである。

【0064】図12(a)、(b)に示す第6の実施例ではチップ搭載部45から幅広のリードを引き出して熱伝導経路としていたが、図14(a)に示す実施例では、チップ搭載部45の裏面を露出させておき、その部分を含んで金属膜を形成して放熱板74としている。さ

らに図14(b)に示す実施例では、チップ搭載部45の裏面を露出させておき、その部分に直接一部を当接させて放熱フィン75を取り付けて空気との接触面積を大きくし、さらに放熱効果を高めている。

【0065】〔実施例8〕次に本発明の第8の実施例における半導体レーザ装置について、図20を参照しながら説明する。図の(a)は同実施例の上面図、(b)は同実施例を一部変形した半導体レーザ装置の上面図、

(c)は(b)に示した変形例の断面図である。図において、101は枠体42の外周部における円筒形状を表している。

【0066】本半導体レーザ装置は、特に図4、図10および図11に示すように光学素子をも集積する場合、に、半導体レーザ装置全体の回転調整が必要とされることがある。

【0067】図13に示すような実装をする場合、半導体レーザ装置を図20(a)に示すように枠体の外周を円筒形状とし、フレーム側の窓73を半導体レーザ装置70側の円筒101と同じ曲率の円筒窓にすることにより、半導体レーザ装置70をフレーム窓73にはめ込んだ後、容易に回転調整できるようになる。

【0068】なお、このとき枠体42の円筒形状は半導体レーザ装置の発光点を概略中心とする円筒形状であることが望ましい。

【0069】図20(b)に示す装置においては、枠体42の外周部の円筒形状が枠体42の一部より構成されている。図20(a)の構造と同様に円筒窓にはめ込むことにより半導体レーザ装置自体の回転調整が容易になるとともに、円筒窓にはめ込むときに当たり面102があるため、円筒窓に電極があたることのないようにはめ込むことができる。また、半導体レーザ装置の実装時の基準面にもなる。そして、光学素子103を円筒形状内部に配置することができ、光学素子の保護、固定をする上でも、有効である。

【0070】〔実施例9〕次に本発明の第9の実施例における半導体レーザ装置について、図21を参照しながら説明する。図の(a)は上面図、(b)は断面図である。図において、104は位置規正用の凸部または凹部である。

【0071】このように枠体の一部に凸部または凹部を設けることにより、半導体レーザ装置の実装時に凸部または凹部に適合した治具によって、位置規正および位置調整、ならびに回転調整を容易に行うことができるようになる。

【0072】〔実施例10〕次に本発明の第10の実施例における半導体レーザ装置について、図22を参照しながら説明する。図の(a)は上面図、(b)は断面図である。図において、105は枠体42上の電極ボタンである。

【0073】このように枠体上の電極105と半導体

ーザおよびシリコンチップ上の電極とが金属細線で接続され、枠体42上の電極ボタン105は枠体42の表面または内部を通して枠体外側表面まで引き回されており、ここで外部リード43と接続されている。枠体42の中央貫通部の下側は外部リードの半導体レーザ搭載部106により気密に保持されており、保護板48がなくとも気密性が確保できるようになる。

【0074】保護板48をなくすことで、半導体レーザから発生する熱が金属からなる外部リードの半導体レーザ搭載部106に直接に達するため、保護板48による熱抵抗上昇がなくなり、放熱性の点でも非常に効果がある。

【0075】また、枠体上の電極ボタン105を介して半導体レーザおよびシリコンデバイスの電極が外部リードに取り出せるため、本デバイスをたとえばフレキシブル基板上に結線する作業が行いやすくなるという効果もある。

【0076】

【発明の効果】本発明は、チップ搭載部に半導体レーザチップを実装し、チップ搭載部を囲んで設けた外部リード上の接続点と半導体レーザチップの電極とを接続し、かつチップ搭載部および外部リード上の接続点を囲んで絶縁材料からなる枠体を設けた構成により、次のような効果を有する優れた半導体装置および光ピックアップ装置を実現できるものである。

【0077】(1)樹脂モールドすることなくリードフレームに実装した半導体レーザチップを保護することができる。

【0078】(2)樹脂モールドすることなくリードフレームから半導体レーザ装置を個別に切りだした後も外部リードが外れることなく固定されている。

【0079】(3)樹脂モールドしないので、樹脂モールドに起因する問題すなわち樹脂の黄変による半導体レーザ装置の光出力特性劣化や応力による半導体レーザチップ劣化等の問題がない。

【0080】(4)樹脂モールドすることなく半導体レーザチップをリードフレームに実装するため、取扱いが容易で工数がかからず、材料コストも安くなり、安価で信頼性の高い半導体レーザ装置を実現できる。

【0081】(5)リードフレームの外枠の高さを精度よく作製することにより、光学素子を外枠の上部に置くだけで高さ方向の精度が確保できる。

【0082】(6)外枠は金型を用いて作製でき、金型の設計自由度が非常に高いため、本発明の半導体レーザ装置を実装する相手部材により外枠の形状を最適化することが容易である。

【0083】(7)放熱板や放熱フィンをリードフレーム製造時に形成するか、または最終的にパッケージの裏面に取り付けることにより、パッケージの熱抵抗が減少し、半導体レーザチップから発生する熱を効率よく逃が

すことができ、信頼性の高い半導体レーザを実現できる。

【図面の簡単な説明】

【図 1】(a) は本発明の第 1 の実施例における半導体レーザ装置の上面図

(b) は同半導体レーザ装置の断面図

(c) は組立工程における同半導体レーザ装置の上面図

【図 2】本発明の第 1 の実施例における保護用の光学平板を取り付けた半導体レーザ装置の断面図

【図 3】(a) はヒートシンク用シリコン基板にモニタ用受光素子が形成された半導体レーザ装置の断面図

(b) はヒートシンク用シリコン基板に信号処理回路が形成された半導体レーザ装置の断面図

【図 4】本発明の第 2 の実施例における半導体レーザ装置の断面図

【図 5】本発明の第 1 の実施例における光ピックアップ装置の構成図

【図 6】本発明の第 2 の実施例における光ピックアップ装置の構成図

【図 7】(a) は本発明の第 3 の実施例における半導体レーザ装置の上面図

(b) は同半導体レーザ装置の断面図

(c) は組立工程における同半導体レーザ装置の上面図

【図 8】本発明の第 3 の実施例における保護用の光学平板を取り付けた半導体レーザ装置の断面図

【図 9】(a) は回路を形成したヒートシンク用シリコン基板を用いた半導体レーザ装置の一例を示す断面図

(b) は同半導体レーザ装置の他の例を示す断面図

【図 10】本発明の第 4 の実施例における半導体レーザ装置の断面図

【図 11】本発明の第 5 の実施例における半導体レーザ装置の断面図

【図 12】(a) は本発明の第 6 の実施例における半導体レーザ装置の上面図

(b) は同じ第 6 の実施例における半導体レーザ装置の一部を変形した例を示す上面図

【図 13】(a) は第 6 の実施例の半導体レーザ装置を組み込んだ光ピックアップ装置の分解斜視図

(b) は同光ピックアップ装置の一部を変形した例を示す分解斜視図

【図 14】(a) は本発明の第 7 の実施例における半導体レーザ装置の断面図

(b) は同半導体レーザ装置の一部を変形した例を示す断面図

【図 15】従来の半導体レーザ装置の分解斜視図

【図 16】半導体素子の実装に用いられているリードフレームの平面図

【図 17】樹脂封止された従来の半導体レーザ装置の斜視図

【図 18】金属ステムの上部分を透明樹脂で封止した従

来の半導体レーザ装置の断面図

【図 19】従来の光ピックアップ装置の概略構成図

【図 20】(a) は本発明の第 8 の実施例における半導体レーザ装置の上面図

(b) は同半導体レーザ装置の一部を変形した例を示す上面図

(c) は (b) に示した同半導体レーザ装置の断面図

【図 21】(a) は本発明の第 9 の実施例における半導体レーザ装置の上面図

(b) は同半導体レーザ装置の断面図

【図 22】(a) は本発明の第 10 の実施例における半導体レーザ装置の上面図

(b) は同半導体レーザ装置の断面図

【符号の説明】

40 半導体レーザチップ

41 ヒートシンク用シリコン基板

42 樹脂製の枠体

43 外部リード

44 リードフレーム

45 チップ搭載部

46 レーザ出射光

47 金属細線

48 保護板

49 光学平板

50 モニタ用受光素子

51 光検出回路

52 信号処理回路

53 信号光

54 ホログラム光学素子

55 ビームスプリット用ホログラムパターン

56 3 ビーム発生用グレーティングパターン

57 回折光

58 半導体レーザ装置

59 偏光ビームスプリッタ

60 偏光分離手段

61 受光素子

62 端面発光型の半導体レーザチップ

63 ヒートシンク用シリコン基板

64 ヒートシンク用シリコン基板

65 モニタ用受光素子

66 ヒートシンク用シリコン基板

67 信号処理回路

68 電流-電圧変換回路を形成したシリコン基板

69 放熱板

70 半導体レーザ装置

71 回路基板

72 フレーム

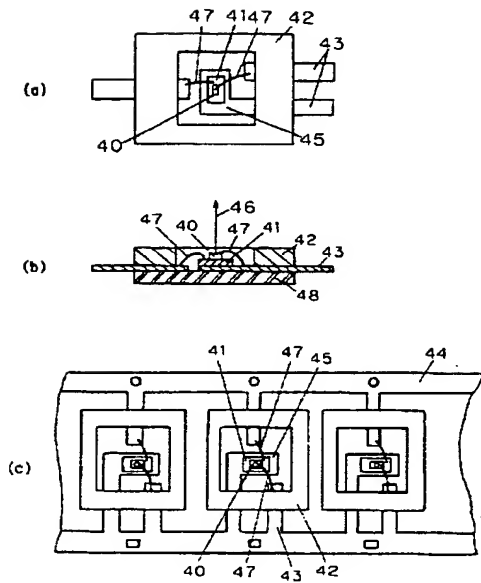
73 窓

74 放熱板

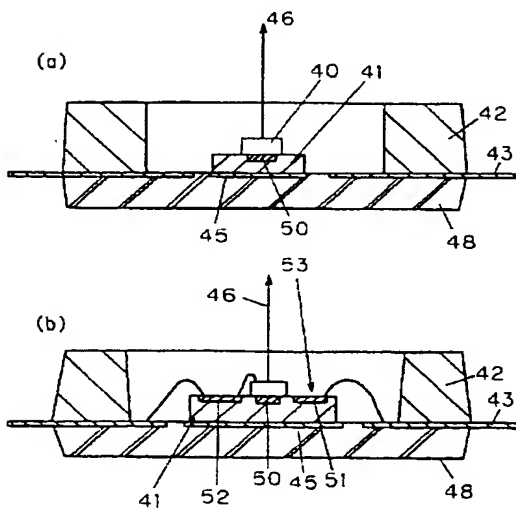
75 放熱フィン

【図1】

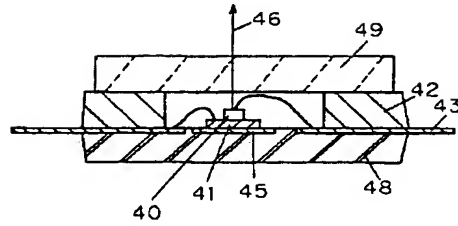
- 40 半導体レーザチップ  
42 枠体  
43 外部リード  
45 チップ搭載部



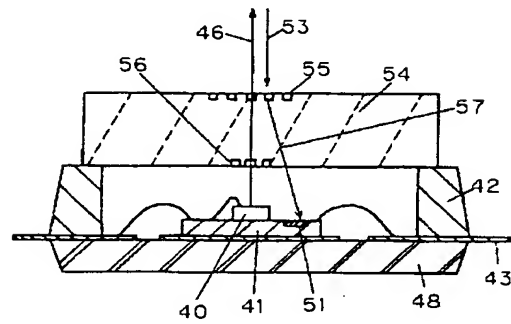
【図3】



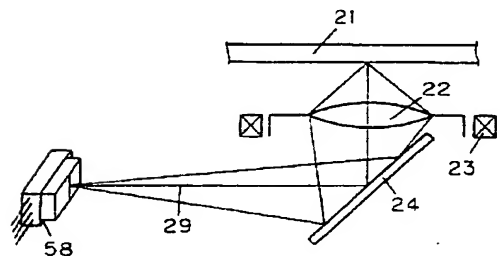
【図2】



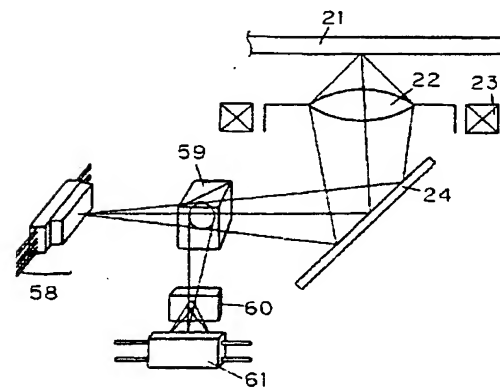
【図4】



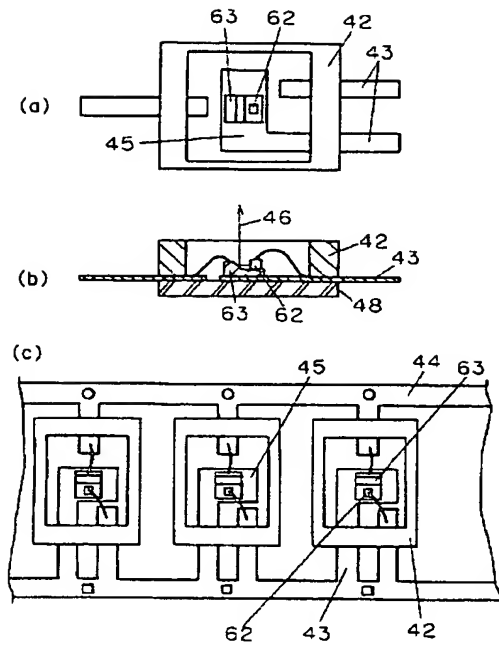
【図5】



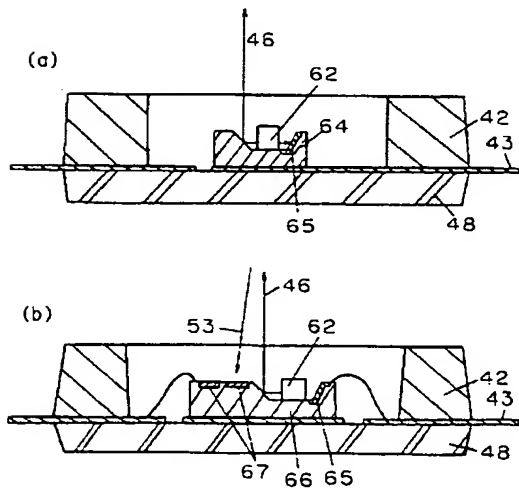
【図6】



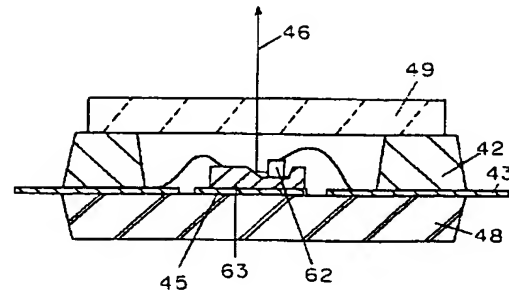
【図7】



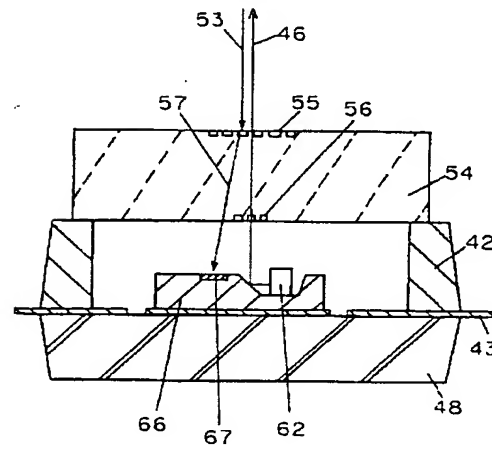
【図9】



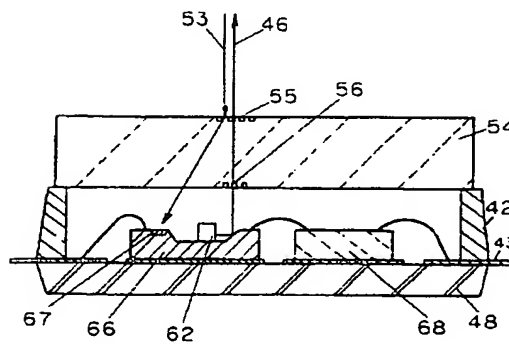
【図8】



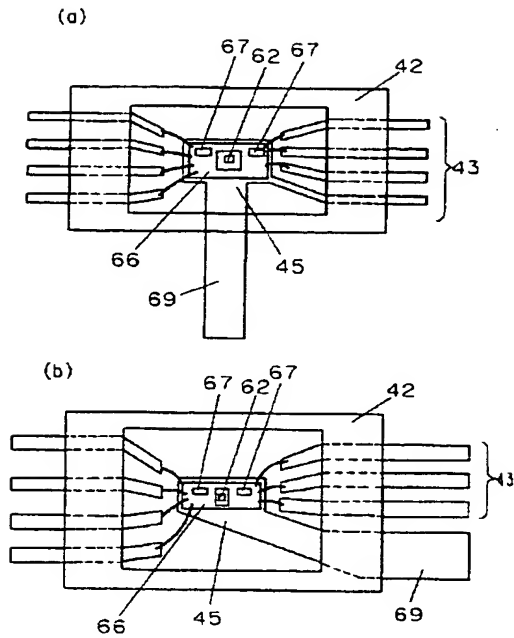
【図10】



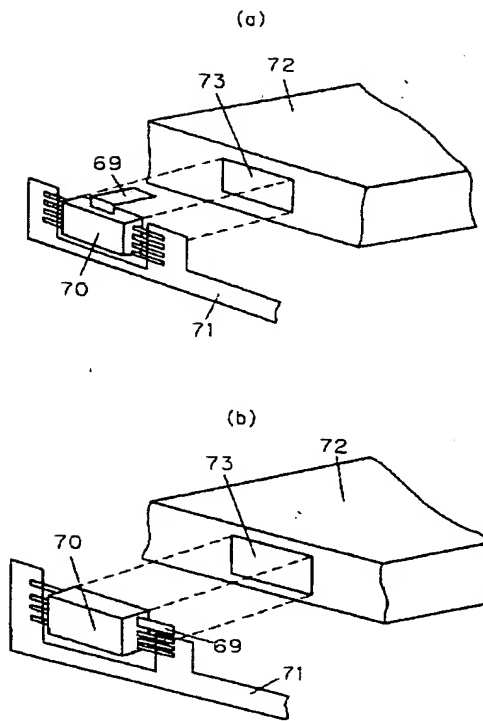
【図11】



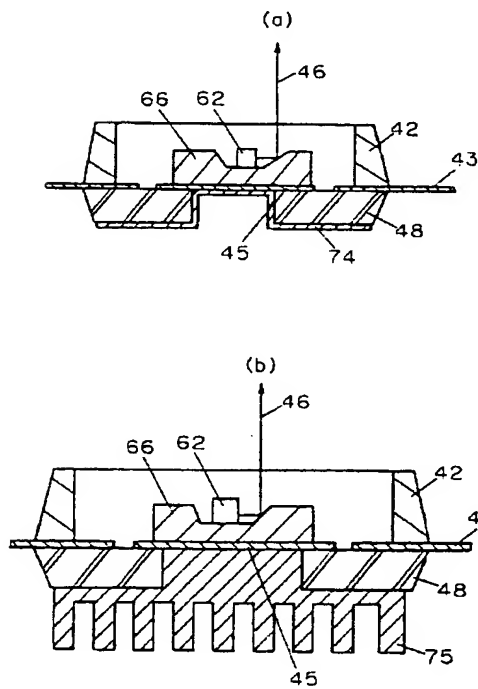
【図12】



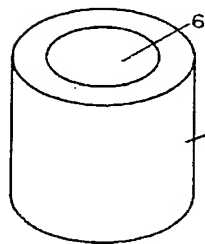
【図13】



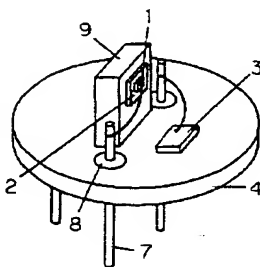
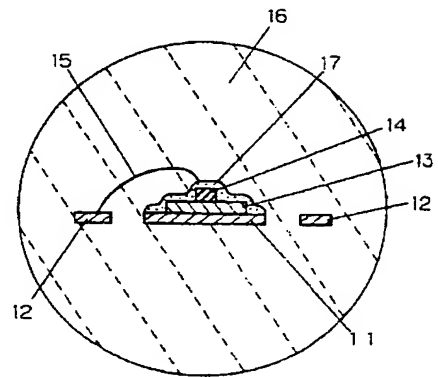
【図14】



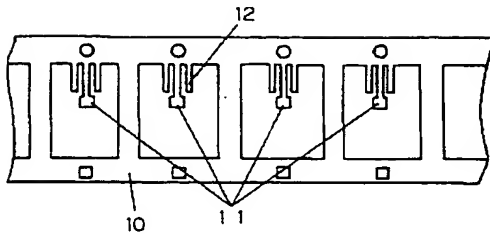
【図15】



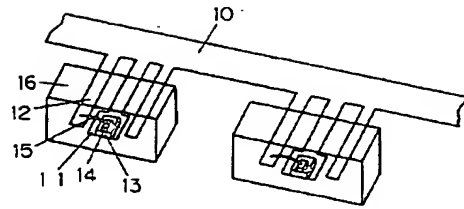
【図18】



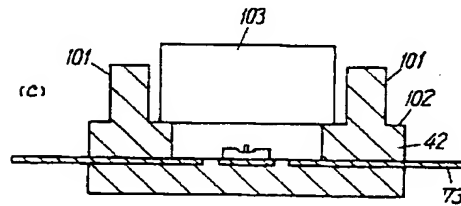
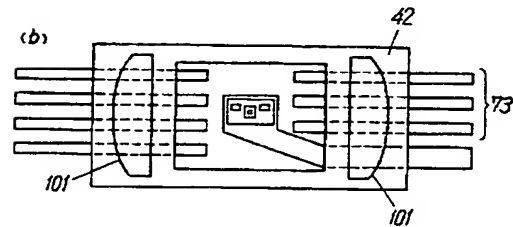
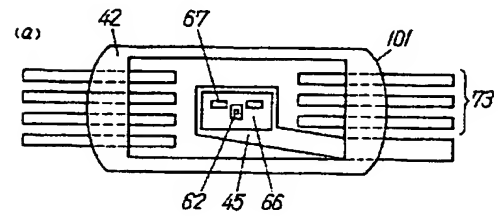
【図16】



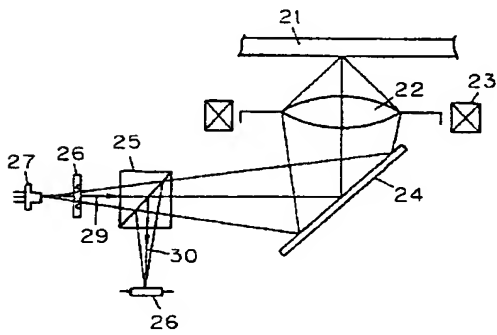
【図17】



【図20】



【図19】



【図21】

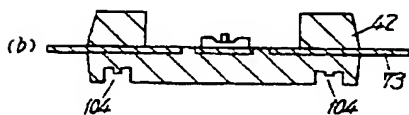
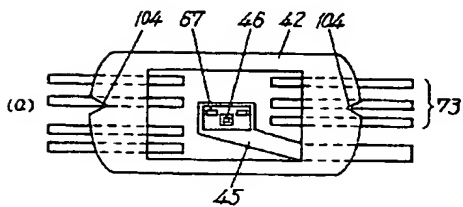


Fig. 1 consists of two views of a semiconductor device. (a) is a top view showing a central square region (66) surrounded by a square frame (42). The frame is divided into four quadrants by a horizontal line (105) and a vertical line (62). Eight horizontal lines (43) extend from the right side of the frame. (b) is a cross-sectional view showing the device structure. It includes a substrate (106) with a central region (105) and two side regions (42). The side regions are connected to the substrate by vertical lines (43). The central region is connected to the substrate by a horizontal line (105).

(72)発明者 ▲吉▼川 昭男  
大阪府高槻市幸町1番1号 松下電子工業  
株式会社内